

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re U.S. Patent Application of)
)
SATO et al.)
)
Application Number: To be Assigned)
)
Filed: Concurrently Herewith)
)
For: MANUFACTURING METHOD OF SEMICONDUCTOR)
LASER DIODE)
)
ATTORNEY DOCKET NO. NITT.0191)

Honorable Assistant Commissioner
for Patents
Washington, D.C. 20231

**REQUEST FOR PRIORITY
UNDER 35 U.S.C. § 119
AND THE INTERNATIONAL CONVENTION**

Sir: - - - - -

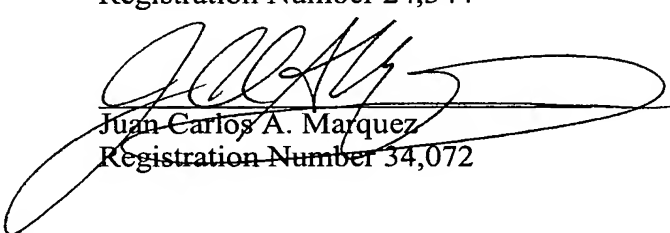
In the matter of the above-captioned application for a United States patent, notice is hereby given that the Applicant claims the priority date of November 12, 2003, the filing date of the corresponding Japanese patent application 2003-382026.

A certified copy of Japanese patent application 2003-382026 is being submitted herewith. Acknowledgment of receipt of the certified copy is respectfully requested in due course.

Respectfully submitted,

Stanley P. Fisher
Registration Number 24,344

REED SMITH LLP
3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200
February 11, 2004



Juan Carlos A. Marquez
Registration Number 34,072

PATENT OFFICE

JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application : November 12, 2003
Application Number : Patent Application No. 2003-382026
Applicant (s) : Hitachi, Ltd.
OpNext Japan, Inc.

Dated this 20th day of January, 2004

Yasuo IMAI
Commissioner,
Patent Office

Certificate No. 2004-3000103

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 1 月 1 2 日
Date of Application:

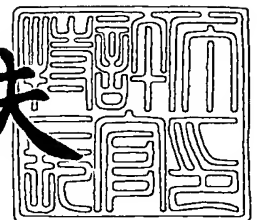
出 願 番 号 特 願 2 0 0 3 - 3 8 2 0 2 6
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 3 8 2 0 2 6]

出 願 人 株式会社日立製作所
Applicant(s): 日本オプネクスト株式会社

2 0 0 4 年 1 月 2 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 0 0 1 0 3

【書類名】 特許願
【整理番号】 NT03P0868
【提出日】 平成15年11月12日
【あて先】 特許庁長官 殿
【国際特許分類】 H01S 03/02
【発明者】
 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所
 中央研究所内
 【氏名】 佐藤 宏
【発明者】
 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所
 中央研究所内
 【氏名】 土屋 朋信
【発明者】
 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所
 中央研究所内
 【氏名】 青木 雅博
【発明者】
 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所
 中央研究所内
 【氏名】 北谷 健
【発明者】
 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所
 中央研究所内
 【氏名】 ▲高▼橋 範次
【特許出願人】
 【識別番号】 000005108
 【氏名又は名称】 株式会社日立製作所
【特許出願人】
 【識別番号】 301005371
 【氏名又は名称】 日本オペネクス株式会社
【代理人】
 【識別番号】 100068504
 【弁理士】
 【氏名又は名称】 小川 勝男
 【電話番号】 03-3537-1621
【選任した代理人】
 【識別番号】 100086656
 【弁理士】
 【氏名又は名称】 田中 恭助
 【電話番号】 03-3537-1621
【手数料の表示】
 【予納台帳番号】 081423
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

半導体基板上に第 1 の化合物半導体層と、第 2 の化合物半導体層と、第 3 の化合物半導体層とが積層され、少なくとも前記第 2 の化合物半導体層が A 1 を含む材料からなる積層膜を形成する工程と、

少なくともウエットエッチングを含むエッチング方法を用いて、前記積層膜をエッチングすることにより、前記 A 1 を含有する材料がその一部において露出した側壁部を有する立体構造を形成する工程と、

結晶成長装置内に設けたプレート板上に、前記立体構造が形成された半導体基板を設置し、前記結晶成長装置内にハロゲン元素を含有するガスを導入することにより、前記側壁部を清浄化する工程と、

前記結晶成長装置内において、前記清浄化工程に引き続いて前記側壁部に隣接する領域を、半導体材料の結晶成長により埋め込む工程とを有することを特徴とする半導体光素子の製造方法。

【請求項 2】

前記結晶成長装置内において、前記清浄化に引き続いて前記側壁部に隣接する領域に半導体材料を結晶成長させることにより、前記半導体膜の結晶性を損なうことなく、前記側壁部に前記半導体膜を接合させることを特徴とする請求項 1 に記載の半導体光素子の製造方法。

【請求項 3】

前記プレート板の温度を加熱し、前記半導体基板を所定の温度に保ちながら、前記結晶成長装置内にハロゲン元素を含有するガスを電磁場により励起させることなく導入することにより前記側壁部の清浄化を行うことを特徴とする請求項 1 に記載の半導体光素子の製造方法。

【請求項 4】

前記ハロゲン元素が塩素であることを特徴とする請求項 1 に記載の半導体光素子の製造方法。

【請求項 5】

前記第 1 の化合物半導体層をクラッド層とし、前記第 2 の化合物半導体層を活性層としてなり、

前記立体構造がストライプ構造であることを特徴とする請求項 1 に記載の導波路型半導体光素子の製造方法。

【請求項 6】

前記積層膜が、第 1 のコア層となるクラッド層と活性層からなり、前記立体構造はストライプ構造を有し、

前記結晶成長装置内において、前記清浄化に引き続いて前記側壁部に隣接する半導体基板の表面上に、少なくとも InGaAlAs 系材料を含む半導体材料を結晶成長させることにより、その一端が前記側壁の境界面に接合し、その他端が光の伝播方向に延在するように、前記第 1 のコア層と組成の異なる第 2 のコア層を形成することを特徴とする請求項 1 に記載の導波路型光素子の製造方法。

【請求項 7】

前記第 1 の化合物半導体層を増倍層とし、前記第 2 の化合物半導体層を電界緩和層とし、前記第 3 の化合物半導体層を光吸収層とする積層膜であって、前記立体構造はメサ形状構造を有することを特徴とする請求項 1 に記載の受光素子の製造方法。

【請求項 8】

前記第 2 の化合物半導体層が InGaAlAs 系材料から構成され、少なくともウエットエッチングを含むエッチング方法を用いて、前記第 2 の化合物半導体層を含む層に回折格子を形成する工程と、

前記回折格子の表面を結晶成長装置内で、ハロゲン元素を含有するガスで清浄化する工

程と、

前記結晶成長装置内において、前記清浄化工程に引き続いて前記回折格子がされた半導体基板表面上に結晶成長を行うことにより、前記回折格子を半導体材料にて埋めこむ工程とを有することを特徴とする請求項 1 に記載の半導体光素子の製造方法。

【請求項 9】

半導体基板上に第 1 のクラッド層と、活性層と、第 2 のクラッド層とが積層され、少なくとも前記第 1 のクラッド層が A 1 を含む材料からなる積層膜を形成する工程と、

少なくともウエットエッチングを含むエッチング方法を用いて、前記第 1 のクラッド層の膜厚を減ずるように所定のパターン領域を選択的にエッチングすることにより、前記 A 1 を含有する材料がその一部において露出した側壁部を有するストライプ構造を形成する工程と、

結晶成長装置内に設けたプレート板上に、前記ストライプ構造が形成された半導体基板を設置し、前記結晶成長装置内にハロゲン元素を含有するガスを導入することにより、前記側壁部を清浄化する工程と、

前記結晶成長装置内において、前記清浄化に引き続いて前記側壁部に隣接する領域に半導体膜を堆積することにより、前記半導体膜の結晶性を損なうことなく、前記側壁部に前記半導体膜が接合した半導体埋め込み膜を形成する工程とを有することを特徴とする埋め込みリッジ型半導体光素子の製造方法。

【請求項 10】

半導体基板上の少なくともその一部に、前記の請求項 1 あるいは請求項 5 乃至 9 のいずれかに記載の方法により形成された光素子を搭載したことを特徴とする光モジュールの製造方法。

【書類名】明細書

【発明の名称】半導体レーザの製造方法

【技術分野】

【0001】

本発明は埋め込みヘテロ型半導体レーザの製造方法に係り、特に、InGaAlAs系材料を活性層とする埋め込みヘテロ型半導体レーザにおいて、長期動作に対する高い信頼性を実現するためのInGaAlAs系活性層の埋め込み再成長技術に関する。

【背景技術】

【0002】

情報通信サービスの利用増大に伴い、それを支える光通信システムの高速・大容量化が進められている。特に、毎秒10ギガビット(10Gbit/s)程度の通信速度を有する光通信装置は、長距離幹線系通信や大都市圏通信系のような公共網だけでなく、Ethernet(登録商標)等のように一般利用者の間近にまで導入が急速に進んでいる。このように利用者の間近にまで高速光通信システムが拡大するに伴い、小型で廉価な10Gbps用光通信装置が求められている。

【0003】

光伝送装置について言えば、小型・廉価を実現するため、温度無調整で、10Gbit/s程度の高速度で直接変調できる光モジュールおよび光源が強く求められる。これに対して、低温から高温までの広い温度範囲で10Gbit/s程度の高速度動作するレーザとしてInGaAlAs系材料を活性層とする半導体レーザが開発されている。これまでに開発の中心となったInGaAlAs系レーザの構造は、その構造が簡易であることからリッジ導波路型であった。一例を挙げれば、非特許文献1等にその詳細は記載されている。

【0004】

【特許文献1】特開2001-102355号公報

【0005】

【特許文献2】特開平10-335756号公報

【非特許文献1】「第26回ヨーロッパ・コンファレンス・オン・オプティカル・コミュニケーション・プロシーディング(“26th European Conference on Optical Communication (ECOC2000) Proceedings”)」、Vol.1、p.123

【非特許文献2】「インターナショナル・コンファレンス・オン・インジウム・ホスファイド・アンド・リレイテド・マテリアルズ1996、コンファレンス・プロシーディングズ(International Conference on Indium Phosphide and Related Materials 1996、Conference Proceedings)」1996年、p.765-768

【非特許文献3】「2001 インターナショナル・コンファレンス・オン・インジウム・ホスファイド・アンド・リレイテド・マテリアルズ、コンファレンス・プロシーディングズ(2001 International Conference on Indium Phosphide and Related Materials、Conference Proceedings)」2001年、p.409

【非特許文献4】「第24回ヨーロッパ・コンファレンス・オン・オプティカル・コミュニケーション・プロシーディング(“24th European Conference on Optical Communication (ECOC1998) Proceedings”)」、1998年、Vol.1、p.75

【発明の開示】

【発明が解決しようとする課題】

【0006】

InGaAlAs系材料を活性層とするレーザの高速度特性を最大限に活用するためには、水平方向にキャリアを強く閉じこめることができる埋め込みヘテロ型構造の導入が望ましい。しかしInGaAlAs系材料を用いたレーザでは、活性層に含まれるAlの酸化によって活性層を半導体で埋め込むための結晶再成長が阻害されるため、埋め込みヘテロ構造の形成は容易でない。活性層側壁に形成されたAlの酸化物は、埋め込み成長層に結晶欠陥を発生させる。結晶欠陥は素子の特性劣化の原因となり、また、長期間の素子動作においては、結晶欠陥の増殖により素子特性が暫時劣化する。このため、InGaAlAs系材料を活性層とする埋め込

みヘテロ型レーザでは、これまでのところ、実用水準の長期の素子信頼性は実現されていない。例えば、非特許文献2に記載されているように、InGaAlAs系材料を活性層とする埋め込みヘテロ型レーザでは、エージング（加齢）試験において、長時間の通電に伴って動作特性が劣化することが報告されている。

【0007】

このようなInGaAlAs系埋め込みヘテロレーザの高信頼化を実現するために、半導体レーザの埋め込み工程での表面清浄化技術について、これまでも幾つか報告がある。しかし、いずれの公知例にも少なからず課題が残されている。例えば、第一の公知例として、特許文献1がある。この公知例は、Al系活性層を有する半導体レーザにおいてウエットエッチングにより活性層のメサストライプを形成し、弗化水素と弗化アンモニウム溶液を混合した溶液で表面処理する工程が提案されている。この工程では、溶液処理が行われるため、溶液中に含まれる残留水分により活性層側壁のAlが酸化されてしまい、酸化抑制の手法として十分とは言えない。

【0008】

また、第二の公知例として特許文献2では、ドライエッチングによって形成されたメサストライプに、ウエットエッチング処理することなく塩素系ガスでの処理を施している。この例のように、ドライエッチングでメサストライプを形成した場合、適切なウエットエッチングによって、ドライエッチングにより発生した結晶表面の損傷の除去が必要である。このことについては、例えば、非特許文献3に詳細が記載されている。したがって、InGaAlAs系のBHレーザにおいてメサストライプ形成工程にドライエッチングを用いた場合においても、高い信頼性を実現するには、ドライエッチングの後にウエットエッチングが必要となる。

さらに、第三の公知例として、非特許文献4において、活性層のメサストライプを結晶成長装置内での塩素系ガス処理のみで形成する技術が報告されている。しかし、報告された技術をInGaAlAs系BHレーザに適用するには、大きな課題がある。第一に気相でのエッチングであるため、エッチングの深さが限定される。この結果、活性層両側の電流阻止層を十分に厚くできない等、実用水準のBH構造形成に対しては課題がある。第二にInGaAlAs系材料が活性層の場合、InGaAlAs系材料の気相エッチングが困難であり、長時間のエッチングにより結晶表面が荒れる等の問題が発生する。BHレーザとして望ましいメサストライプを形成するためには、結晶成長装置内での気相エッチングだけではなく、ウエットエッチング等、結晶成長装置外部でのエッチング技術が必要になる。

【課題を解決するための手段】

【0009】

本発明は、InGaAlAs系材料を活性層とする埋め込みヘテロ型半導体レーザにおいて、長期動作に対する高い信頼性を実現するため、InGaAlAs系活性層の埋め込み再成長技術として、以下の製造方法を提案する。具体的には、InGaAlAs系材料からなる活性層をメサストライプ状にウエットエッチングする工程と、結晶成長装置内部での塩素系ガスによる埋め込み再成長面の清浄化処理と、清浄化処理に連続して活性層の埋め込み工程、一連の工程からなる。結晶装置内部で塩素系ガスにより清浄化することで、活性層側壁に形成された酸化物層を除去した状態で埋め込み再成長が可能となる。第一の公知例で述べられている溶液処理とは異なり、結晶成長装置内の残留水分および酸素の濃度は充分低いと、より清浄な界面を得ることができる。また、メサの形成にウエットエッチングを適用していることから、第二の公知例と異なり、ドライエッチングのようにプラズマによる損傷を回避できる。さらに、ウエットエッチングは、メサの深さに制約を受けないことから、第三の公知例では実現できない構造を本発明を適用することで実現可能となる。酸化物の除去に用いるガスは、塩化水素(HCl)や塩化メチル(CH₃Cl)や四塩化炭素CCl₄、四臭化炭素CBr₄のようにハロゲン元素を含有するガスが望ましい。これらハロゲン元素を含むガスにより活性層側壁のAlの酸化物等不純物を取り除かれるため、埋め込み半導体層の成長が阻害されることはない。この結果、埋め込み半導体層への結晶欠陥の発生が抑えられ、半導体レーザの特性および長期信頼性が飛躍的に向上する。ここで述べた塩素系ガスによる表面処

理は、従来のドライエッチングとは異なり、プラズマ等によってガスを励起することはない。このため、ドライエッチングで心配されるようなプラズマ損傷等を伴うことなく結晶表面を清浄化できる。

【0010】

以上のように、InGaAlAs系材料を活性層とするBHレーザの信頼性は、本発明で提案するように、少なくとも、ウェットエッチング、結晶成長装置内での清浄化処理、連続した埋め込み成長、これら一連の工程を組み合わせること初めて実現できるものである。

【発明の効果】

【0011】

本発明により、InGaAlAs系材料を活性層とし、しきい値電流が小さく、高い信頼性を有する埋め込みヘテロ型レーザを実現する。

【発明を実施するための最良の形態】

【0012】

<実施例1>

本願発明の実施例1、波長 $1.3\mu\text{m}$ 帯のファブリ-ペロ (Fabry-Pelot) レーザについて説明する。

図3は、本発明の実施例1での断面図である。n型InP基板101の上に、活性層102、p型InPクラッド層103、p型InGaAs層104の多層構造を順次形成する。この多層構造の結晶成長には、有機金属気相成長法(MOVPE: Metal Organic Vapor Phase Epitaxy)を用いた。活性層102は、InGaAlAs系多重量子井戸(MQW: Multiple Quantum Wells)からなり、発光波長は 1300nm に設定した。活性層の両側はFeを添加した半絶縁性InP121で埋めこまれている。この埋めこみヘテロ (BH: Buried Heterostructure) 構造の形成工程を図4(a)から(d)に示す。

【0013】

前記の多層構造を形成したウエハ上に、酸化ケイ素(SiO_2)をマスク131として、活性層をストライプ状に加工する(図4(b))。メサストライプは、臭素(Br_2)を含有する溶液を用いたエッチングにより形成した。エッチングの深さは約 $3\mu\text{m}$ とし、活性層の幅は $1.5\mu\text{m}$ となるようにした。ウェットエッチングしたウエハは、MOVPE装置の反応装置内へ導入し基板温度を 600°C まで昇温し塩化水素(HCl)ガスでウエハの表面を清浄化する。この清浄化工程で、活性層の下側の側壁にInPの(111)B面132が現れる。清浄化に引き続き、MOVPE成長により、活性層はFeをドーピングした高抵抗InP121で埋めこまれる。

【0014】

活性層の埋め込み成長に引き続き、ウエハ表面を酸化ケイ素(以下 SiO_2 と略記)141により絶縁化処理する。オーミック接触層104の上部は、通電のため絶縁膜を除去し、p側電極151を形成する。p側電極は、公知の材料であるTi、Pt、Auを順次積層すればよい。p電極の形成に引き続き、ウエハを $100\mu\text{m}$ 程度に薄く研磨加工し、n側電極152を形成する。n側には、公知の電極構造としてAuGe合金、Niを蒸着した後、Ti、Pt、Auを積層した。電極形成後、素子を所望の長さに劈開し、後端面には高反射膜125、全面には低反射膜126をそれぞれ形成した。端面反射膜の形成においては、公知の材料である酸化アルミニウム AlO_x 、酸化ケイ素 SiO_2 、窒化ケイ素 SiN 、非晶質ケイ素a-Si等を用い、所望の反射率を得られるように端面を被覆すればよい。

【0015】

本実施例で適用した清浄化の優位性を示す実証結果として、公知の溶液処理により形成したBHレーザと、本実施例で示した結晶成長装置内での清浄化を適用した場合の効果について、図1および図2に示す。図1に示す例は、レーザ発振に寄与しない無効電流としきい値電流の関係を示す。当然のことながら、無効電流は小さいほど望ましい。図1にあるように、無効電流の値は、本発明の適用により公知技術の場合に比べ、4分の1以下に低減されている。低減された無効電流は、既に高い信頼性を持つことが公知であるInGaAsP系レーザと同水準になっている。無効電流の低減により、しきい値電流も低減することがわかる。図2は、InGaAlAs系BHレーザの長期信頼性試験での、動作電流の変化を示す。公

知の技術を適用して形成したInGaAlAs系BHレーザでは、通電時間が100時間程度で、動作電流は1%程度増大している。これに対し、本発明を適用した場合、1000時間以上の通電後も、BHレーザの動作電流変動は1%未満に抑えられている。これらの事実は、本発明の適用により活性層埋め込み成長時に結晶欠陥の発生が抑えられたことを示し、本発明がInGaAlAs系BHレーザの信頼性実現に必要不可欠であることを示す。

本実施例で示した製造工程により、InGaAlAs系BHレーザの特性ならびに信頼性が向上する。

【0016】

図2に示す結果から推定される寿命は、塩化水素ガスでの処理がない場合に比べ10倍以上になり、実用化の基準である10万時間に到達する。本実施例では、活性層埋め込み成長前の表面清浄化に塩化水素を用いたが、表面清浄化に用いるガスは塩化水素に限定されず、塩化メチル(CH_3Cl)や CBr_4 ガス等を用いても、効果は同様である。

また、本実施例ではファブリーペロ (Fabry-Pelot) レーザを取り上げているが、分布帰還型(DBF: Distributed FeedBack)レーザに対しても、本技術は容易に適用できる。さらに、波長帯についても、1300nm帯だけに限定されるものではなく、1550nm帯の赤外光源にも適用することもできる。

【0017】

<実施例2>

図5および図6は、実施例1から派生した構造として、本願発明の実施例2を示す。本実施例は、埋め込みヘテロ構造を二段階の埋め込み工程で形成したレーザを示す。

まず第一の結晶成長工程で、p型InP基板201の上に、活性層202、n型InPクラッド層203を形成する。活性層はInGaAlAs系MQW構造で構成され、その発光波長は1300nmに設定した。

【0018】

前記の多層構造を形成した後、図6(b)にあるように、酸化ケイ素(SiO_2)をマスク221として、活性層をストライプ状に加工する。メサストライプの形成には、臭化水素酸と過酸化水素水の混合水溶液を主成分とする水溶液によるウエットエッチングを用いた。活性層の幅は単一横モード発振を実現するために $1.5\mu\text{m}$ となるようにする。前記ウエットエッチングによりメサストライプを形成した後、MOVPE装置内で塩化水素(HCl)ガスを用いてウエハを清浄化する。清浄化の工程を経過することにより、メサ側壁にはInPの(111)B面231が現れる。清浄化の工程と連続し、第二の結晶成長工程で、埋め込み構造を形成する。埋め込み層は、p型InP 241、n型InP 242、p型InP 243を順次積層されており、電流を阻止する。実施例1と同様、埋め込み成長前の表面清浄化に用いるガスは塩化水素に限定することなく、塩化メチル等でもよい。

【0019】

第三の結晶成長工程では、クラッド層251としてn型InPと、電極接触層252としてn型InGaAsPを積層した。第三の結晶成長の完了後、絶縁化のための酸化ケイ素(SiO_2)膜261形成し、n型電極271、およびp極電極272の形成工程を経て素子化される。

【0020】

<実施例3>

本発明の実施例3として、光の伝播方向への導波路集積に適用した例を示す。図7はInGaAlAs系レーザとInGaAsP系スポットサイズ変換光導波路とを集積した素子構造を示す。

第一の結晶成長工程では、p型InP基板301上に光導波路としての多層構造を形成するため、コア層として、活性層302、p型InPクラッド層303を順次形成する。活性層302は、InGaAlAs系MQW構造からなり、その発振波長は1300nmとした。

上記の多層構造を形成した後、活性領域の多層構造の上部に保護マスクとして、窒化ケイ素(以下SiNと略記)膜311を被覆する。このSiNマスクを用いて、図8(b)(c)に示すように、活性層を選択的にエッチングで除去する。例えば、誘導結合プラズマ(ICP: Inductive Coupled Plasma)等によるドライエッチングと燐酸または硫酸を主成分とす

る溶液を用いた選択性ウェットエッチングを併用することで、エッチングを p 型 InP 基板 301 上で停止できる。

【0021】

InGaAlAs 系活性層を除去した後、MOCVD 装置内で塩化水素ガスで表面を清浄化し、InGaAsP 系材料からなるテーパー導波路 321、InP クラッド層 322 を積層する。MOCVD 装置内での塩化水素ガス処理がない場合、InGaAlAs 活性層の表面に残存した酸化物が InGaAsP 結晶の成長を阻害するため、InGaAlAs 系結晶と InGaAsP 導波路の接続部分に空隙が形成される。また、テーパー導波路 321 の形成技術は、公知であり、本発明の本質ではないため、詳細な記載は省略する。

【0022】

テーパー導波路 321 を集積した後、埋め込みヘテロ構造を形成する。埋め込みヘテロ構造の形成工程については、既に実施例 2 に述べている工程と同じである。バットジョイントに用いた SiN 膜 311 を除去した後、活性層およびテーパー導波路をストライプ状にエッチングし、BH 構造とすればよい。BH 構造の詳細な記載は省略する。

【0023】

実施例 3 では、レーザとテーパー導波路を集積しているが、ここで説明した導波路接続技術は、他の導波路型集積光素子にも転用できる。例えば、公知のように、電界吸収型 (EA: Electro Absorption) 変調器集積レーザや、分布ブラック反射型 (DBR: Distributed Bragg Reflector) レーザにおいても、バットジョイントによる導波路の集積が行われており、それら光素子にも本発明を適用することができる。EA 変調器集積レーザでは、InGaAlAs 系材料からなる DFB レーザ、と InGaAlAs 系材料で構成された EA 変調器を光軸方向に集積することも可能となる。この結果、DFB レーザ部および EA 変調器の構成材料として InGaAlAs 系材料を選択できるようになり、従来の InGaAsP 系材料にはない優れた電流-光出力特性、ならびに光変調特性を享受できる。

【0024】

<実施例 4>

本発明の実施例 4 として、本発明を利得結合型 DFB レーザの形成に適用した例を図 9 に示す。図 9 は、利得結合型 DFB レーザの光導波路を側方から見た断面図である。第一の結晶成長工程で、p 型 InP 基板 401 上に p 型 InAlAs 層 402、p 型 InGaAlAs 光閉じ込め層 403、InGaAlAs 系 MQW 活性層 404、n 型 InGaAlAs 光閉じ込め層 405、n 型 InP クラッド層 406 を順次形成する。

【0025】

前記の層構造を形成したウエハに、周期 200nm の回折格子を形成する。回折格子の形成は、公知の技術と同様、干渉露光または電子線描画によるレジストパタン形成と、ウェットエッチングにより行う。干渉露光で形成したレジストパタン 411 をマスクとし、ウェットエッチングにより InP 系クラッド層 406 をエッチングする。図 7 (b) にあるように、n 型 InP クラッド層を回折格子状にエッチングした後、表面のレジストを除去する。

【0026】

表面のレジストを剥離した後、InGaAlAs 系材料を選択的にエッチングする溶液で n 型 InGaAlAs 光閉じ込め層 405 と MQW 活性層 404 に回折格子を形成する。MQW に回折格子を形成したウエハは、MOVPE 装置内にウエハを導入され、塩化水素ガスでその表面を清浄化する。MOVPE 装置内での清浄化に連続して、第二の結晶成長工程として、n 型 InP クラッド層 421 を形成する。InGaAlAs 結晶表面の清浄化には、塩化水素以外でも、塩化メチル (CH_3Cl) 等を用いることも可能である。n-InP クラッド層 421 を形成した後、本発明実施例 2 と同一の工程によって BH 構造を形成する。BH 構造の形成工程は実施例 2 と重複するため、詳細な記載は省略する。

【0027】

活性層に直接回折格子を形成した DFB 構造は、導波路の屈折率とともに利得が周期的に変化する利得結合型回折格子となる。利得結合型 DFB レーザは、既に InGaAsP 系材料を用いたレーザで公知のように、優れたモード選択性や、反射戻り光耐性をしめす。これらモー

ド選択性、反射戻り光耐性が優れていることは、InGaAlAs系活性層の優れた高速特性を活かす重要な因子である。

【0028】

<実施例5>

図10は、本発明の実施例5として、アバランシェ・フォトダイオード (APD: Avalanche Photo Diode) に本発明を適用した例を示す。n型InP 501上に、n型InAlAs増倍層502、p-InAlAs電界緩和層503、光吸収層p-InGaAs 504、電極接触層p-InGaAs 505を順次積層する。この多層構造は、分子線エピタキシ法 (MBE: Molecular Beam Epitaxy) により形成した。結晶成長の後、酸化ケイ素 (SiO₂) でマスク511を形成し、光吸収層をメサ状にエッチングする (図10 (b))。メサを形成したウエハ表面には電界緩和層であるInAlAs 503が現れる。エッチングしたメサを半絶縁性半導体で埋めこむために、露出したInAlAs 503の表面を清浄化する。前記の実施例と同様、MOVPE装置内での塩化水素ガスによる清浄化に引き続き、メサは半絶縁性InPで埋め込まれる。半絶縁性InP 512で埋めこんだ後、ガード・リング (guard ring) 形成のため、メサ周辺に埋めこみ層512を残し、外周をエッチングする。メサ外周のエッチングの後、表面絶縁膜521の形成、p極電極522およびn極電極523の形成を経て、素子は完成する。これらの工程は、公知の技術と差がないため、詳細な記載は省略する。

【0029】

<実施例6>

図11、12は、本発明の実施例6として、波長650nm帯の埋め込みリッジ形レーザの形成工程に本発明を適用した場合の実施形態を示す。

n型GaAs 601上に、n型AlGaInPクラッド層602、活性層603、p型AlGaInPクラッド層604、を順次積層する。活性層は、GaInPとAlGaInPのMQW構造からなる。これら多層構造は、MOVPE法により形成した。結晶成長の後、酸化ケイ素 (SiO₂) でマスク611を形成し、これをマスクとして、p型AlGaInP光導波路層603を凸状 (以下、リッジと略記) にエッチングする (図12 (b))。リッジの形成には、ICPを用いたドライエッチングとHClを用いたウエットエッチングを併用する。リッジを形成したウエハ表面を、MOVPE装置内に導入し、ウエハ表面を塩化水素ガスで清浄化する。前記の実施例と同様、MOVPE装置内での塩化水素ガスによる清浄化に引き続き、電流阻止構造を形成する。電流阻止構造は、n型AlInP層621、n型GaAs層622、p型GaAs層623の三層を積層して形成される (図12 (c))。

【0030】

公知のように、図12 (c) の構造では、リッジ部分のAlGaInPクラッド層604の屈折率が、周囲を埋めこむ電流阻止層、621、622、623の屈折率よりも高くなる。この結果、水平方向に屈折率分布ができ、リッジ部分が光導波路となる。

電流阻止層の形成後、酸化ケイ素膜611を除去し、第二の埋め込み工程として、p型GaAs電極接触層631を積層する。これらの層を積層したの値、表面絶縁膜641の形成、p極電極651およびn極電極652の形成を経て、素子は完成する。

【0031】

本実施例は、実施例1および2などと異なり、活性層の側壁を直接清浄化するものではない。しかし、Alを含むp型AlGaInPクラッド層604を凸型にエッチングし、その周囲をGaAsで埋めこむ工程では、p型AlGaInPクラッド層の側壁を清浄化が必要である。AlGaInPに酸化物を残したままGaAsを埋め込んだ場合、界面での結晶性の低下等が引き起こされ、素子特性、信頼性低下の原因となりえる。

以上のように、本発明は、InPを基板とした通信用の赤外波長領域の光源だけでなく、GaAsを基板とする可視光源にも適用できる。

【図面の簡単な説明】

【0032】

【図1】 本発明の効果を説明する図。

【図2】 本発明の効果を説明する図。

- 【図 3】 本発明の実施例 1 で示す素子の断面図。
【図 4】 本発明の実施例 1 に示す素子の製造工程を示す図。
【図 5】 本発明の実施例 2 で示す素子の断面図。
【図 6】 本発明の実施例 2 に示す素子の製造工程を示す図。
【図 7】 本発明の実施例 3 で示す素子の断面図。
【図 8】 本発明の実施例 3 に示す素子の製造工程を示す図。
【図 9】 本発明の実施例 4 で示す素子の断面図。
【図 10】 本発明の実施例 5 で示す素子の断面図。
【図 11】 本発明の実施例 6 で示す素子の断面図。
【図 12】 本発明の実施例 6 に示す素子の製造工程を示す図。

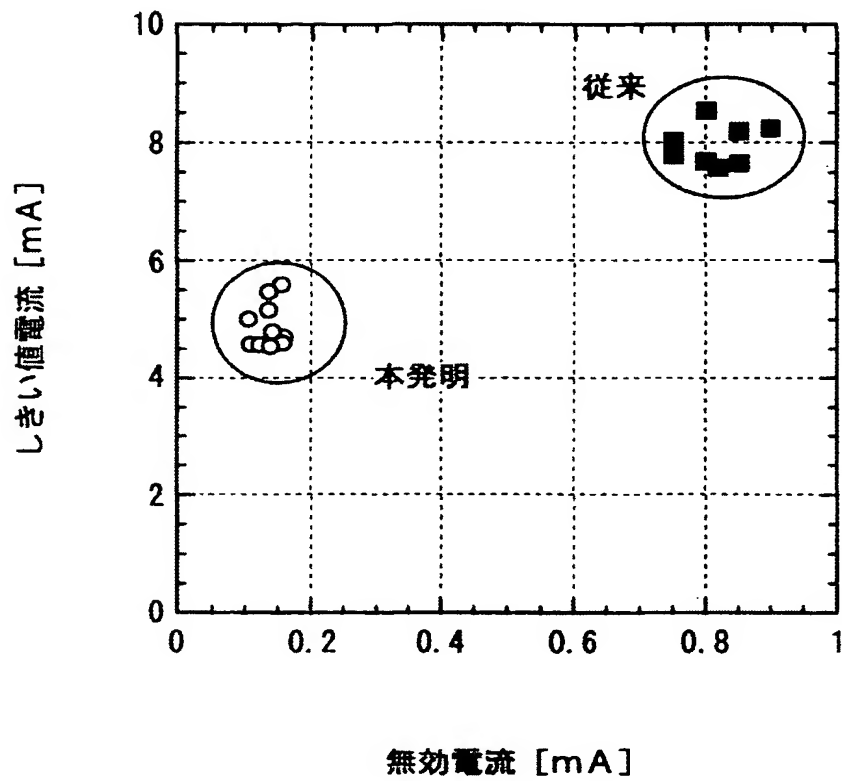
【符号の説明】

【0033】

101...n 型 InP 基板、102...活性層、103...p 型 InP クラッド層、104...p 型 InGaAs 層、121...半絶縁性 InP、131...酸化ケイ素(SiO₂)をマスク、132...(111)B 面、201...p 型 InP 基板、202...活性層、203...n 型 InP クラッド層、221...酸化ケイ素(SiO₂)をマスク、231...(111)B 面、241...p 型 InP、242...n 型 InP、243...p 型 InP、251...n 型 InP クラッド層、252...n 型 InGaAsP 電極接触層、261...酸化ケイ素(SiO₂)膜、271...n 極電極、272...p 極電極、301...p 型 InP、302...活性層、303...n 型 InP クラッド層、311...窒化ケイ素膜、321...テーパ導波路、322...InP クラッド層、331...n 型 InP クラッド層、332...n 型 InGaAsP 電極接触層、401...p 型 InP 基板、402...p 型 InAlAs 層、403...p 型 InGaAlAs 光閉じ込め層、404...MQW 活性層、405...n 型 InGaAlAs 光閉じ込め層、406...n 型 InP クラッド層、411...レジストパタン、421...n 型 InP クラッド層、501...n 型 InP 基板、502...n 型 InAlAs 増倍層、503...p-InAlAs 電界緩和層、504...光吸収層 p-InGaAs、505...p-InGaAs、511...酸化ケイ素マスク、512...半絶縁性 InP、521...表面絶縁膜、522...p 極電極、533...n 極電極、601...n 型 GaAs 基板、602...n 型 AlGaInP クラッド層、603...活性層、604...p 型 AlGaInP クラッド層、611...酸化ケイ素マスク、512...半絶縁性 InP、621...n 型 AlInP、622...n 型 GaAs、623...p 型 GaAs、631...p 型 GaAs、641...表面絶縁膜、642...p 極電極、643...n 極電極。

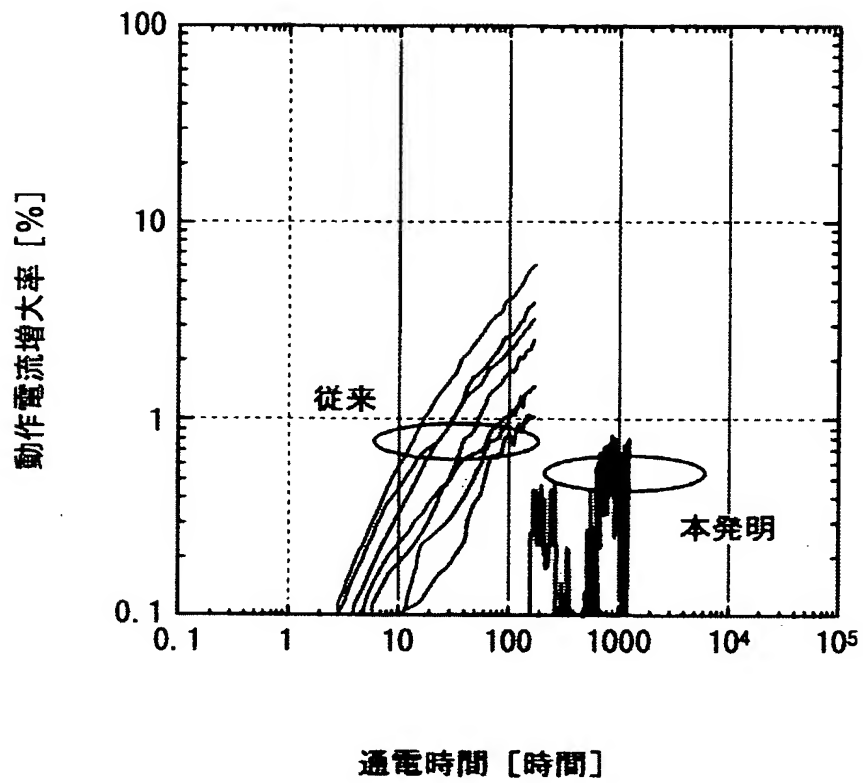
【書類名】 図面
【図 1】

図 1



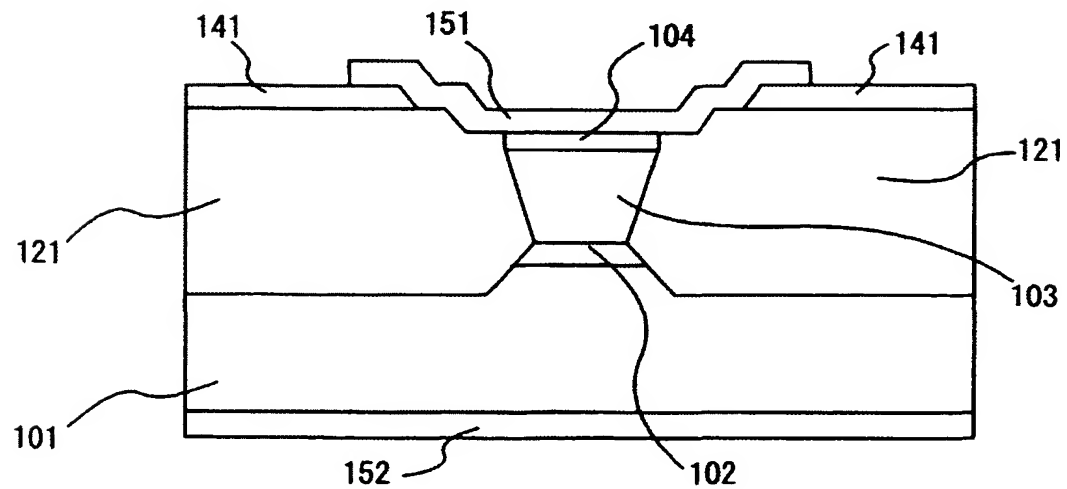
【図 2】

図 2



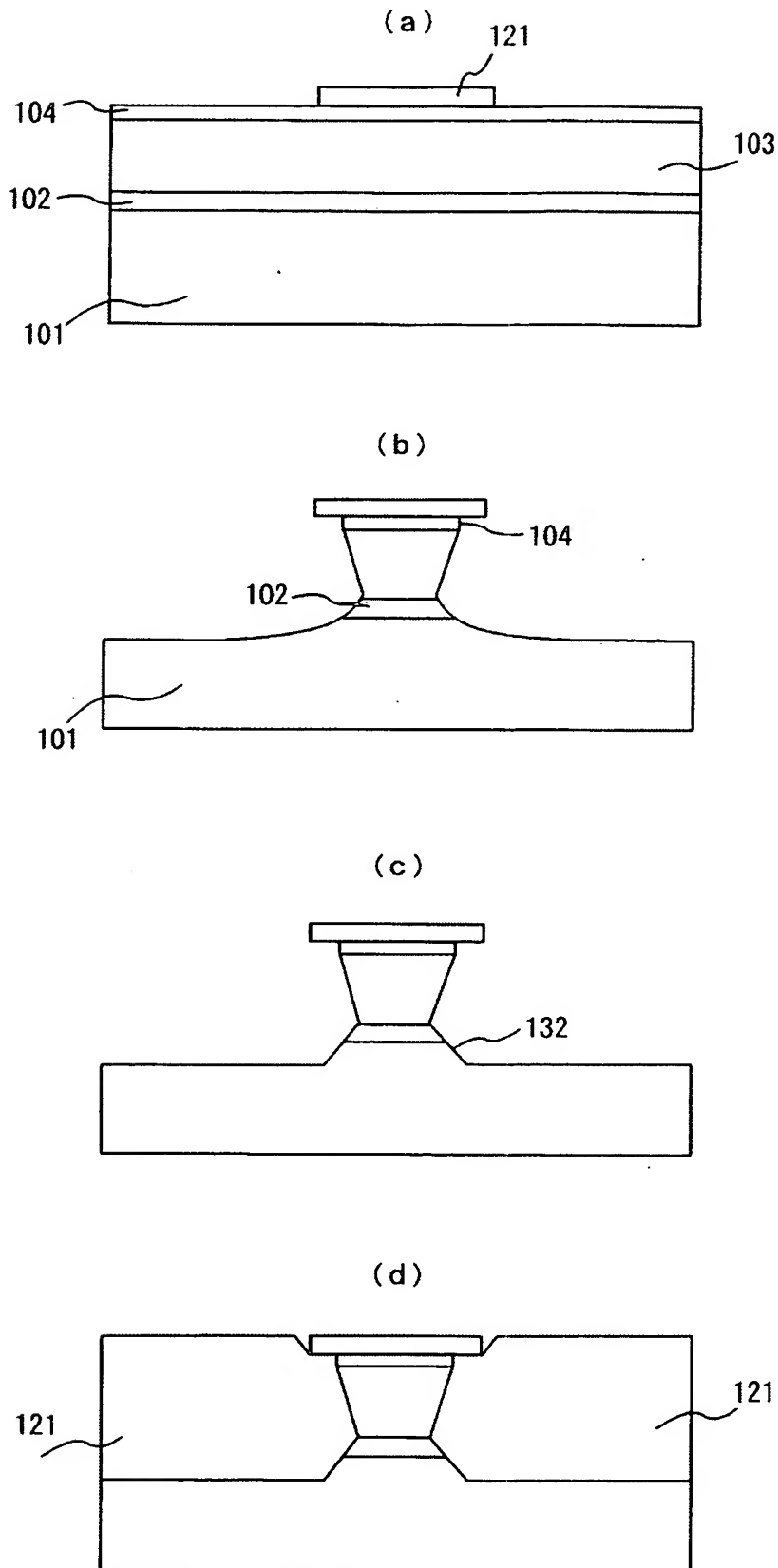
【図 3】

図 3



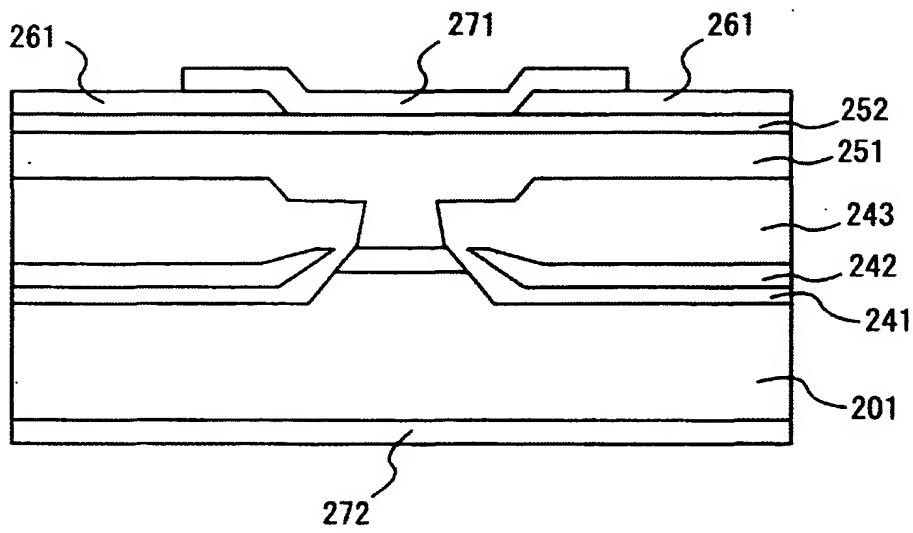
【図 4】

図 4



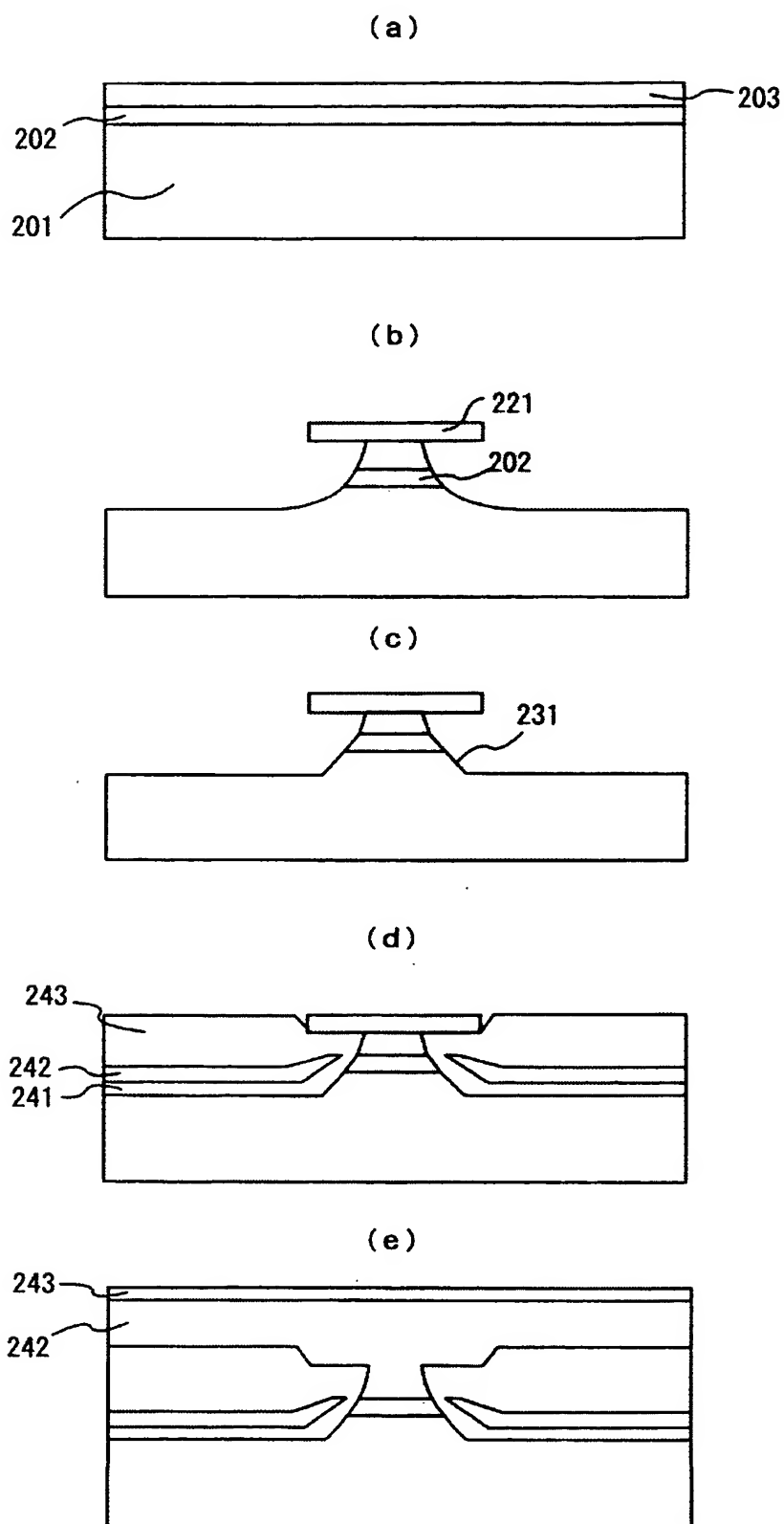
【図 5】

図 5



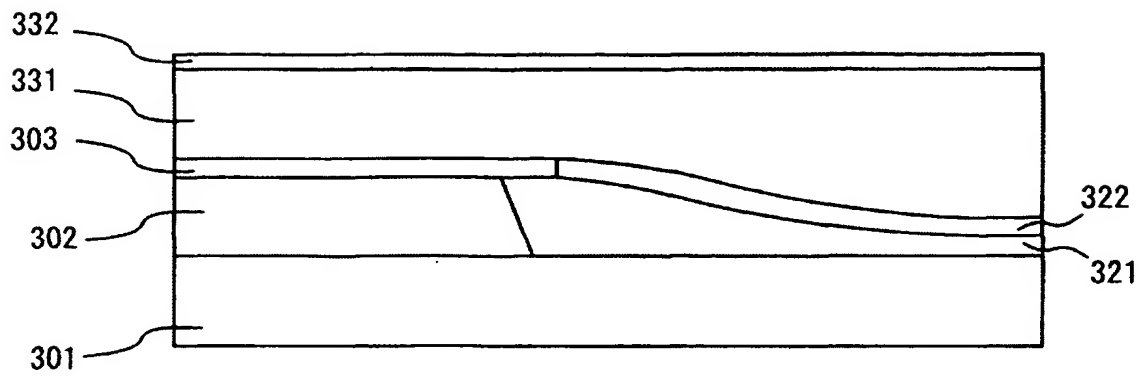
【図 6】

図 6



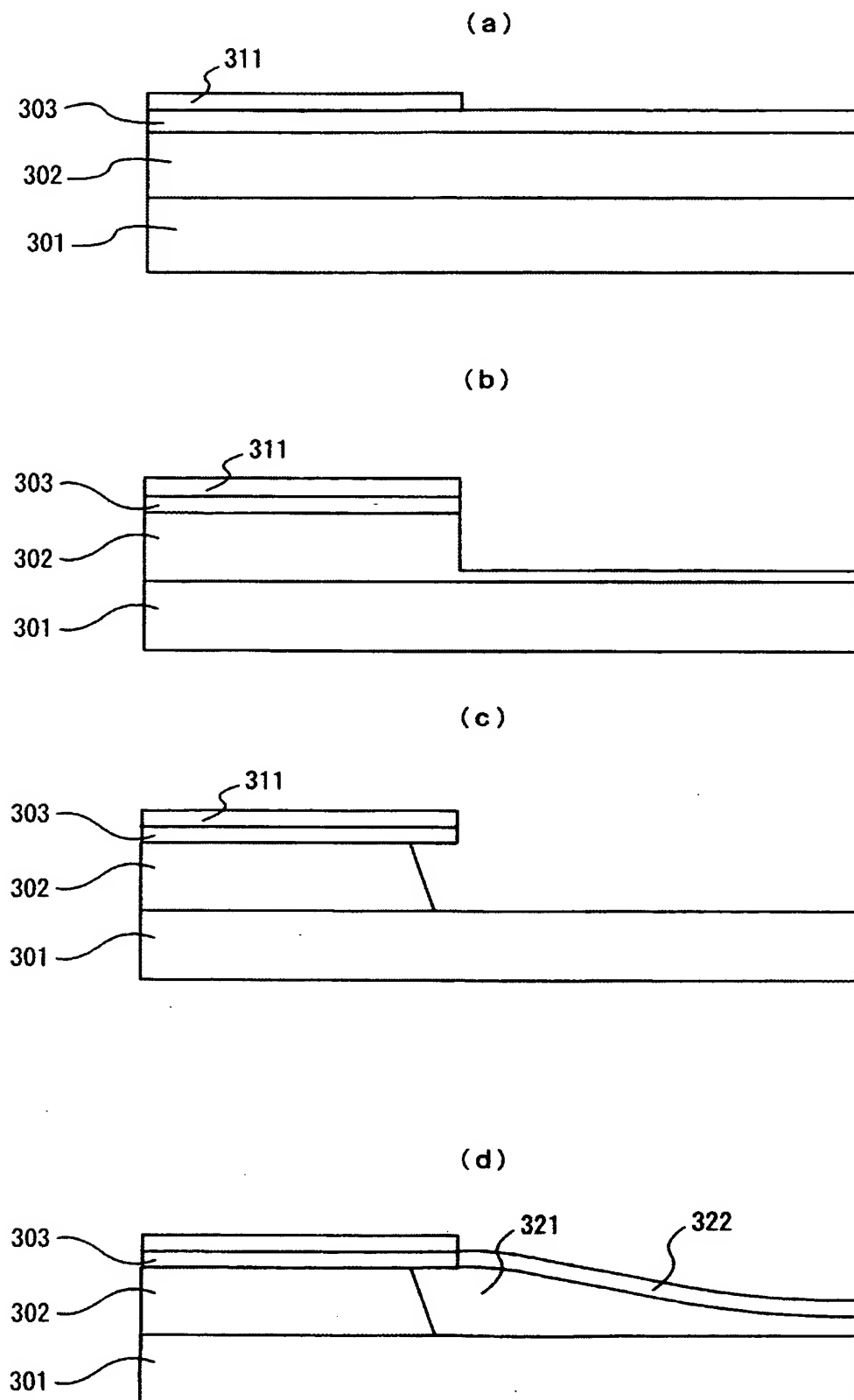
【図 7】

図 7



【図 8】

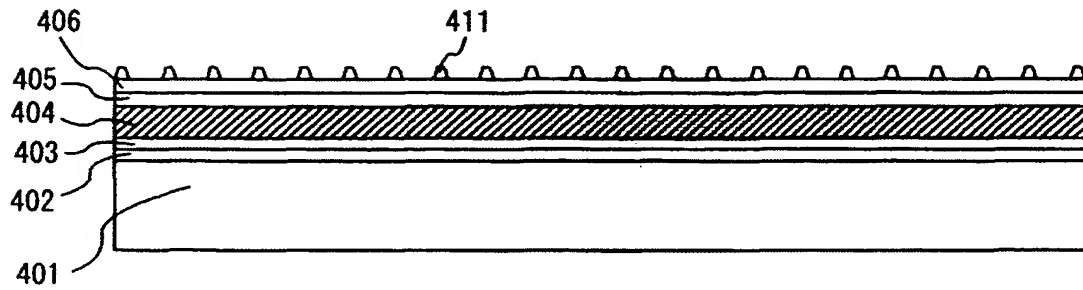
図 8



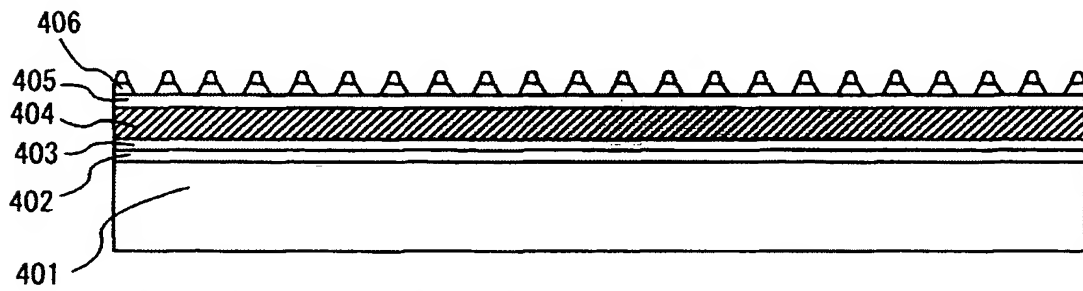
【図 9】

図 9

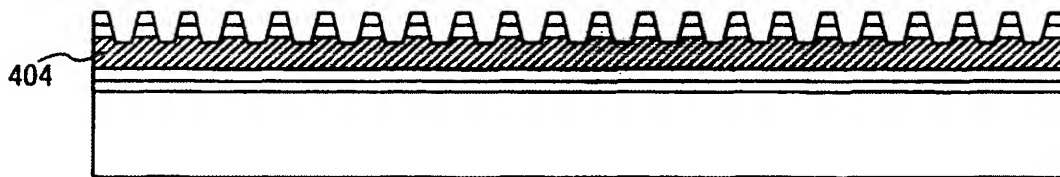
(a)



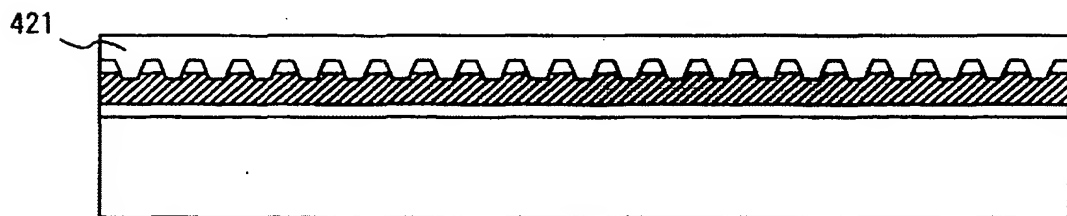
(b)



(c)



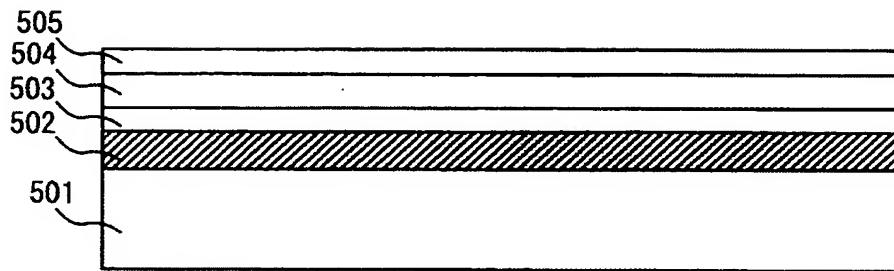
(d)



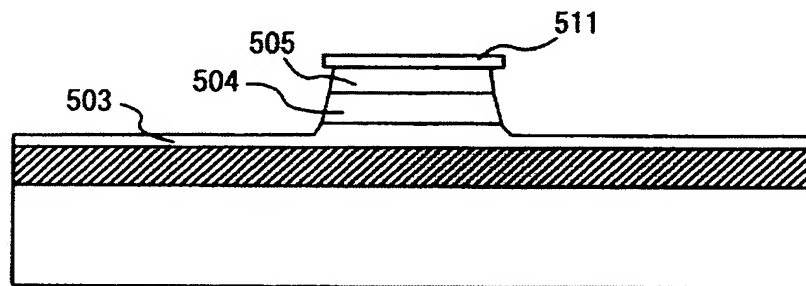
【図 10】

図 10

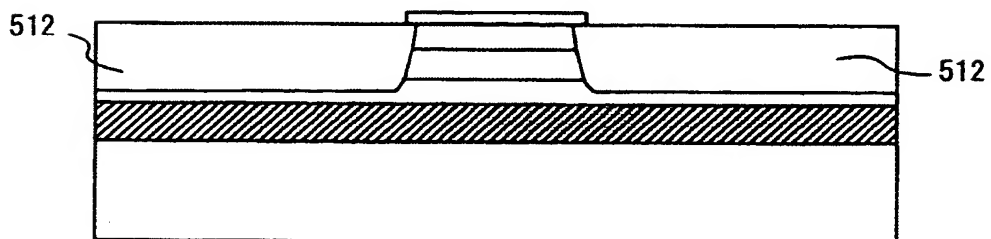
(a)



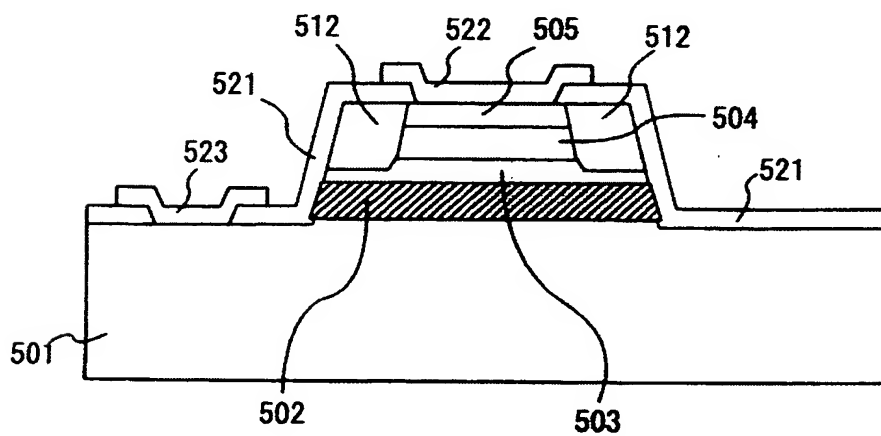
(b)



(c)

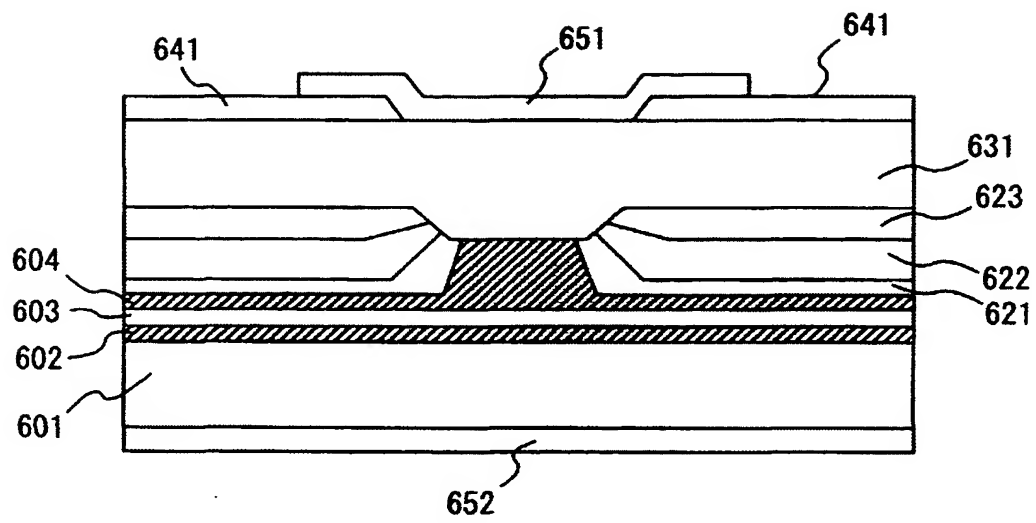


(d)



【図 11】

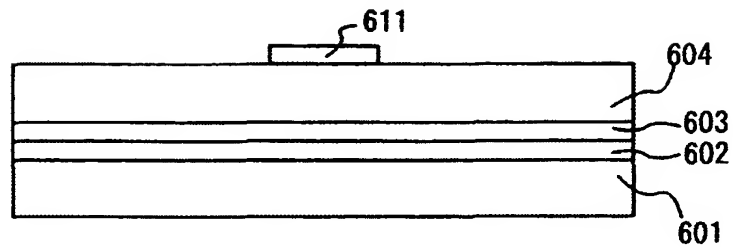
図 11



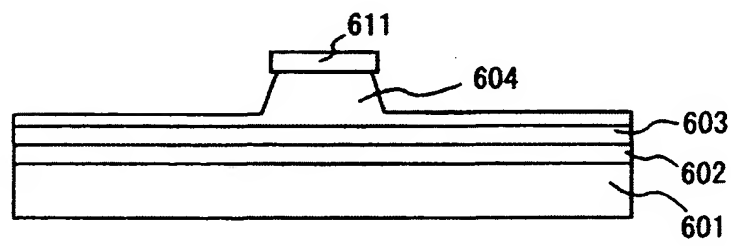
【図 12】

図 12

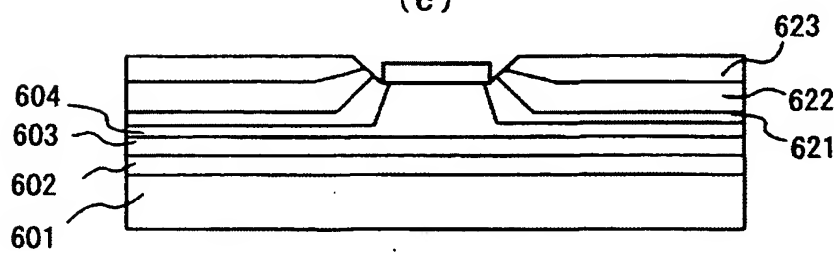
(a)



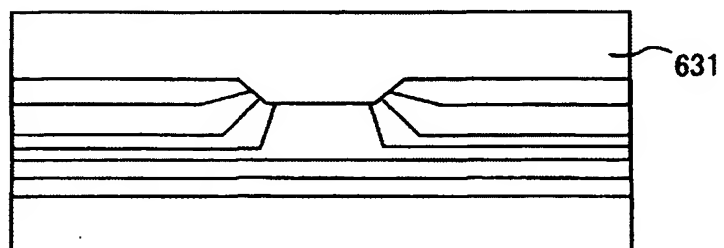
(b)



(c)



(d)



【書類名】 要約書**【要約】****【課題】**

本発明は、InGaAlAs系材料を活性層とする埋め込みヘテロ型レーザにおいて、活性層に含まれるAlの酸化によって活性層の埋め込み再成長が阻害されるのを防止することにより、結晶欠陥の少ない埋め込み成長層を有し、低消費電力で高信頼性を有するレーザ素子の製造方法を提供することにある。

【解決手段】

半導体基板101上の少なくとも一部または全体に、活性層102とクラッド層103が順次積層された半導体レーザにおいて、活性層が少なくともAlを含有する材料から構成され、かつ、断面構造が埋め込みヘテロ型であり、この埋め込みヘテロ型構造の形成において、少なくともウエットエッチングを含むエッチングによって活性層をストライプ状またはメサ状に加工する工程と、ストライプ状のコア層側壁を塩素または他のハロゲン元素を含有するガスを用いて結晶成長装置内で清浄化する工程と、半導体で活性層を埋めこむ工程とを有する半導体レーザの製造方法。

【選択図】 図3

特願 2 0 0 3 - 3 8 2 0 2 6

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 1 0 8]

1. 変更年月日	1 9 9 0 年 8 月 3 1 日
[変更理由]	新規登録
住 所	東京都千代田区神田駿河台 4 丁目 6 番地
氏 名	株式会社日立製作所

特願 2 0 0 3 - 3 8 2 0 2 6

出 願 人 履 歴 情 報

識別番号

[3 0 1 0 0 5 3 7 1]

1. 変更年月日

2 0 0 1 年 3 月 1 6 日

[変更理由]

住所変更

住 所

神奈川県横浜市戸塚区戸塚町 2 1 6 番地

氏 名

日本オプネクト株式会社